

JA 0152002  
JUL 1991

**(54) SEMICONDUCTOR DEVICE**

(11) 3-158002 (A) (43) 8.7.1991 (19) JP

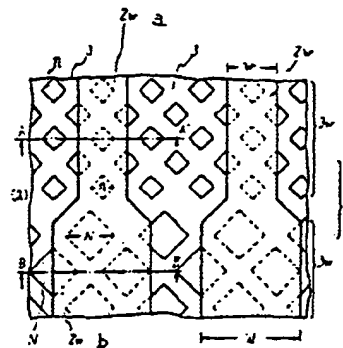
(21) Appl. No. 64-298037 (22) 15.11.1989

(71) NEC CORP (72) TOSHIYUKI OTA

(51) Int. Cl. H01P5/02, H01L23/12, H01P3/08

**PURPOSE:** To facilitate the design of wiring and to decrease the wiring resistance by providing a mesh wiring layer with different density corresponding to at least one signal wiring in a ground layer or a power unit layer.

**CONSTITUTION:** A ground layer 3 consists of a dense ground layer 3<sub>w</sub> and a coarse ground layer 3<sub>c</sub> whose wiring density varies with 2 kinds of widths w, W of a signal wiring layer 2 and the capacitance between both the wiring layers is made equal independently of the density of the ground layers. That is, the width (w) of the signals wiring layer 2<sub>w</sub> corresponding to the dense ground layer 3<sub>w</sub> is a half the width W of the signal wiring layer 2<sub>c</sub>. On the other hand, the wiring density of the dense grounds wiring region 3<sub>w</sub> is selected twice the wiring density of the coarse ground wiring region 3<sub>c</sub>. Thus, the capacitance between the wirings is equal in part A-A' and also part B-B', then the characteristic impedance of the microstrip line is equal to each other. Thus, the wiring design is facilitated and the wiring resistance is decreased.



a: signal wiring layer with narrow width. b: signal wiring layer with wide width. 3: dense grounded wiring area. 3<sub>w</sub>: thin grounded wiring area

BEST AVAILABLE COPY

## ⑫ 公開特許公報(A) 平3-158002

⑬ Int.Cl.<sup>4</sup>

識別記号

庁内整理番号

⑭ 公開 平成3年(1991)7月8日

H 01 P 5/02  
H 01 L 23/12  
H 01 P 3/08

3 0 1 A Z

8626-5J  
7738-5F  
8626-5J

審査請求 未請求 請求項の数 1 (全3頁)

⑮ 発明の名称 半導体装置

⑯ 特 願 平1-298037

⑰ 出 願 平1(1989)11月15日

⑱ 発 明 者 太 田 敏 行 東京都港区芝5丁目33番1号 日本電気株式会社内

⑲ 出 願 人 日本電気株式会社 東京都港区芝5丁目7番1号

⑳ 代 理 人 弁理士 内 原 晋

## 明 細 書

発明の名称

半導体装置

特許請求の範囲

絶縁基板上にそれぞれ形成されたグラウンド層と電源層、及び広幅部と狭幅部の異なる幅を有する信号配線層とを所定の順に積層して形成されたLSIパッケージを含む半導体装置において、前記グラウンド層または前記電源層の少なくとも1つが、前記信号配線層の前記広幅部の及び狭幅部に対応して密度の粗いメッシュ配線パターン及び密度の密なメッシュ配線パターン領域を有することを特徴とする半導体装置。

発明の詳細な説明

(産業上の利用分野)

本発明は半導体装置に関し、特にマイクロストリップ線路を有する半導体装置に関する。

(従来の技術)

超LSI用の多層化パッケージにおいて、伝送特性の向上が重要である。

従来、例えばPGA(ピングリッドアレー)パッケージにLSIを実装するLSIパッケージは、セラミック基板上に形成された信号配線層及びグラウンド層及び電源層を積層して形成されていた。

ここで、グラウンド層及び電源層は連続パターン層いわゆるベタ層で形成され、また信号配線層は線幅の異なる部分を有していた。

(発明が解決しようとする課題)

従来の半導体装置のLSIパッケージでは、ICチップ付近とチップ実装部分のピッチの違い、配線抵抗の低減の理由からパッケージ内で信号配線の配線幅を変える必要性があったが、配線幅を変えると信号配線とグラウンド層または電源層の間に形成されたマイクロストリップ線路の特性インピーダンスが異なってしまうので、特に超高速LSIではインピーダンスの差による信号の反

射が起こり、特性が劣化するという大きな問題点を有していた。

本発明の目的は、超高速信号の伝送特性の良い半導体装置を提供することにある。

〔課題を解決するための手段〕

本発明の半導体装置は、絶縁基板上にそれぞれ形成されたグラウンド層と電源層、及び広幅部と狭幅部の異なった幅を有する信号配線層とを所定の順に積層して形成されたLSIパッケージを含む半導体装置において、前記グラウンド層または前記電源層の少なくとも1つが、前記信号配線層の前記広幅部の及び狭幅部に対応して密度の粗いメッシュ配線パターン及び密度の密なメッシュ配線パターン領域を有して構成されている。

〔実施例〕

次に、本発明の実施例について図面を用いて説明する。

第1図(a)～(c)は本発明の一実施例に使用しているPGAまたはフラットパッケージの積層セラミック層を除いて示した配線部分の一部の

光速である。

この式から配線間容量Cが等しければ特性インピーダンスも等しくなることが分かる。

本実施例では信号配線層2の幅w、Wにより、グラウンド層3は配線密度を変えた密グラウンド層3<sub>o</sub>と粗グラント層3<sub>o</sub>を有し、両配線間の容量が等しくなるようにしている。

そのことをより詳しく述べると、密グラント層3<sub>o</sub>に対応する信号配線層2<sub>o</sub>の幅wは信号配線層2<sub>o</sub>の幅Wの1/2である。

それに対して密グラント配線領域3<sub>o</sub>の配線密度は粗グラント配線領域3<sub>o</sub>の配線密度の2倍にしている。

このようにすればA-A'部でもB-B'部でも配線間の容量は等しくなり、よってマイクロストリップ線路の特性インピーダンスも等しくなる。

従って本実施例に示したPGAまたはフラットパッケージでは配線幅がwからWに変化しても、信号反射のほとんど無い高性能な伝送特性が得ら

平面図、積層セラミック層を含んだA-A'線及びB-B'線断面模式図である。

セラミックスパッケージは狭幅及び広幅信号配線層2<sub>o</sub>、2<sub>o</sub>とセラミック層1とグラント層3とを順次重ねた多層で成りたっている。

またグラント層3にはメッシュ状の配線パターンが形成されている。

従来例で説明したように、信号配線層の配線幅は狭幅信号配線層2<sub>o</sub>と広幅信号配線層2<sub>o</sub>とで異なっており、それに対応してグラント層3の非導電部もnとNを有する配線密度の異なる密グラント配線領域3<sub>o</sub>及び粗グラント配線領域3<sub>o</sub>とその間の接続推移部を有している。

信号配線層2とグラント層3の間に形成されるマイクロストリップ線路の特性インピーダンス(Z<sub>0</sub>)と図の破線に示す配線間容量Cとの間には、

$$Z_0 = (L/C)^{1/2} = (e)^{1/2} / (c \cdot C) \quad \dots (1)$$

ここでLはインダクタンス、cは誘電率、cは

れることが分かる。

ここで、グラント層の代りに電源層にメッシュ状配線パターンを用いても同様の効果が得られる。

〔発明の効果〕

以上で述べたように本発明では、グラント層又は電源層の少くとも一つに信号配線の幅に対応して密度の異なるメッシュ状配線層を設けたので、信号配線の配線幅が異なってもマイクロストリップ線路の特性インピーダンスが一致した高性能な配線が形成されるため、配線の設計が容易となるのみならず、配線抵抗を下げることができるという利点も有している。

図面の簡単な説明

第1図(a)～(c)は本発明の一実施例の平面図、A-A'線及びB-B'線断面模式図である。

1…積層セラミック層、2<sub>o</sub>…広幅信号配線層、2<sub>o</sub>…狭幅信号配線層、3…グラント層、

んだA-A'線及  
幅及び広幅信号配  
1とグラウンド層3  
ている。  
ユ状の配線パター

1号配線層の配線幅  
2号配線層2.とて  
てグラウンド層3の非  
密度の異なる密グラ  
ンド配線領域3.と  
いる。

3の間に形成される  
特性インピーダンス  
、線間容量Cとの間に

$\epsilon \cdot C$  ... (1)

$\epsilon$ 、 $c$ は誘電率、 $c$ は

りに電源層にメッシュ  
も同様の効果が得られ

1明では、グラウンド層又  
：信号配線の幅に対応し  
2線層を設けたので、信  
くもマイクロストリップ  
が一致した高性能な配線  
の設計が容易となるのみ  
ることができるという利

は本発明の一実施例の平  
-B'線断面模式図であ

2. ... 広幅信号配線  
層 ... 密信号配線層

3. ... 粗グラウンド配線領域、3. ... 密グラウンド配  
線領域、W ... 広い信号配線層幅、w ... 狭い信号配  
線層幅。

代理人 井理士 内 原 智

特開平3-158002(3)

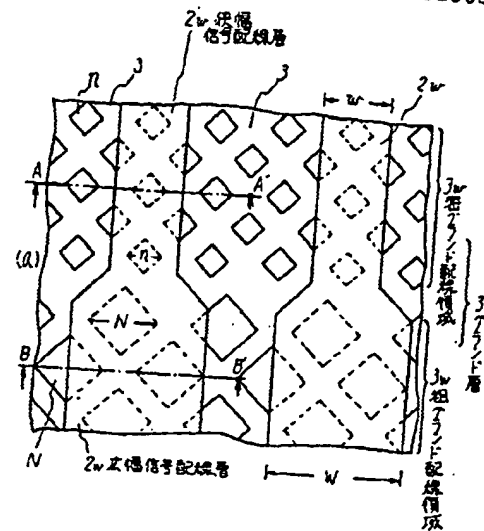


図 1

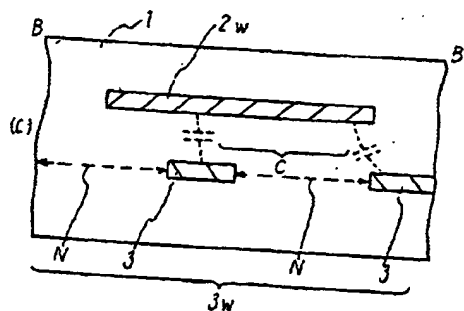
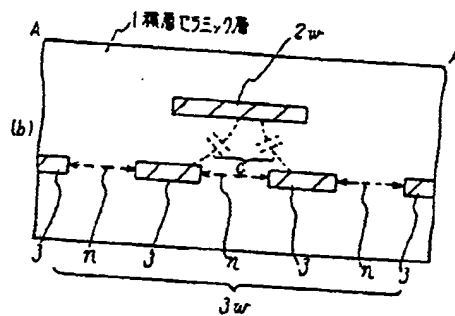


図 1